

MRAM (Magnetische Speicher)

Alfred Hammerl, MatrNr.: 0127052 , Freddy2@gmx.at
Halit Bag, MatrNr.: 0027457, halit_bag@hotmail.com

Seminararbeit am Institut für Technische Informatik (182.025), an der TU Wien.

MRAM (Magnetoresistive Random Access Memory) vereint die Vorteile mehrerer heutiger Speichertechniken: Es kann ähnlich schnell arbeiten wie SRAM, erreicht die niedrige Leistungsaufnahme sowie Packungsdichte und damit die Kostenvorteile von DRAM und ist ein nicht flüchtiger Speicher, weil es Daten auch ohne kontinuierliche Stromversorgung speichert. Von Vorteil ist daher beim MRAM auch der einfache Zugriff auf den Speicherinhalt, da keine Refresh -Pulse wie beim DRAM nötig sind. Mit MRAM –Speicher können Programme und Daten auch bei ausgeschaltetem Rechner im Arbeitsspeicher gehalten werden. Das Zeitaufwendige Booten von Pc's kann somit weitgehend entfallen. Auch die bisherigen Verzögerungen beim Ein –und Ausschalten von Mobiltelefonen lassen sich mit MRAMs beseitigen.

I. EINLEITUNG – Was ist Magnetoelektronik?

Das Gebiet Magnetoelektronik ist neu, beruht aber in seinen grundsätzlichen Aspekten auf dem Phänomen Magnetismus. Durch die kontinuierliche Weiterentwicklung bei der Miniaturisierung von magnetischen Strukturen hat man überraschende Effekte gefunden, welche die Wechselwirkung der magnetischen und elektrischen Eigenschaften von Festkörpern betreffen. Die Nutzung dieser Effekte ist vor allem überall dort nahe liegend, wo das technische Problem der Umwandlung von magnetischer Information in elektrische Signale zu lösen ist. Dies ist in weiten Bereichen der heutigen Sensorik und der magnetischen Speichertechnik der Fall. In den letzten 10 Jahren ist mit den XMR - Technologien (X: any, MR: magnetoresistance) ein ganz neues Teilgebiet des Magnetismus entstanden, das sich gegenwärtig weltweit sehr dynamisch entwickelt. Die Hauptanwendungslinien der XMR-Techniken sind die Magnetosensorik (z.Bsp. für die Fahrzeugtechnik, den Maschinenbau und die Medizintechnik), die magnetische Speichertechnik (z.B. Leseköpfe für Festplatten, magnetische Datenspeicherelemente: Magnetic Random Access Memory - MRAM) und neuartige Komponenten der Elektronik (z.B. so genannte Spintransistoren). Falls sich die grundlegenden Konzepte der Magnetoelektronik technologisch umsetzen lassen, wird die Magnettechnologie in den wirtschaftlich bedeutenden Bereich der Elektronik einziehen, welcher bisher von der Halbleitertechnologie dominiert wird. Konventionelle elektronische Bauelemente arbeiten auf der Basis von elektrischen Strömen, d.h. sie nutzen nur die Ladung des Elektrons aus. In der Magnetoelektronik nutzt man aus, dass Ladungsträger (Elektronen) zusätzlich zu ihrer Ladung auch ein magnetisches Moment (gekoppelt an ihren Spin) besitzen. Das heißt, Elektronen sind die Träger eines elektrischen Stroms und sind gleichzeitig Elementarmagnete. Durch die Ausnutzung von Ladung und Spin in neuartigen Bauelementkonzepten wird das weite Gebiet der Magnetoelektronik, Spin -Elektronik oder auch Spintronik eröffnet, in dem Halbleitertechnologie und Magnetismus verknüpft werden können.

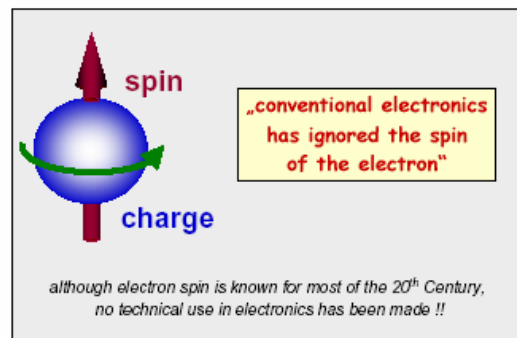


Abbildung 1: Elektron als Träger von elektrischer Ladung und eines mit seinem Spin verknüpften magnetischen Moments [5].

Die Magnetoelektronik ist ein neu entstandenes, sich schnell entwickelndes Feld des Magnetismus, das die Datenspeicherung sowie Sensortechnologien revolutionieren wird und somit einen neuen Weg zur Nanoelektronik öffnet. Die Substitution von bipolaren Halbleitern durch quantisierte Spinzustände ermöglicht eine nur durch den superparamagnetischen Grenzfall von wenigen 10 Nanometern (nm) begrenzte laterale Skalierung. Diese Technologie hat somit das Potential, mit den heutigen Halbleiterstrukturen aus dem Bereich der Speicher- und Sensortechnologie zu konkurrieren.

Eine allgemeine Definition für den Begriff Magnetoelektronik lautet [5]:

Magnetoelektronik – physikalische Definition:

Die Magnetoelektronik bezeichnet all diejenigen Effekte, bei denen magnetische Eigenschaften eines Festkörpers bzw. äußere Magnetfelder die elektrischen Eigenschaften beeinflussen. Wichtigstes Beispiel sind *Magnetowiderstandseffekte*, kurz **MR**-Effekte, bei denen der elektrische Widerstand beeinflusst wird.

Magnetoelektronik – technische Definition:

Die Magnetoelektronik bezeichnet eine neue Elektronik, welche Magnetowiderstandseffekte in elektronischen Bauelementen ausnutzt.

Heute unterscheidet man zwischen folgenden magneto-resistiven Effekten:

- AMR (**A**nisotropic **M**agneto**R**esistance)
- GMR (**G**iant**M**agneto**R**esistance)
- TMR (**T**unneling **M**agneto**R**esistance), wird auch MTJ (**M**agnetic **T**unnel **J**unction) genannt.
- CMR (**C**olossal **M**agneto**R**esistance)
- GMI (**G**iant**M**agnetol**I**mpedance)

Die verschiedenen MR-Effekte erlauben unterschiedliche Nutzungsmöglichkeiten:

- magnetoresistive Sensoren (extreme Miniaturisierung, hohe Empfindlichkeit, geringe Herstellungskosten)
- magnetoresistive Speicherbauelemente (MRAM)
- Spintransistoren
- Bolometer, magnetische Schalter
- neue magnetische Materialien

Für die MRAM -Technologie werden AMR, **GMR[8,10,11]** und **TMR [6,7]** verwendet. Wir wollen daher in dieser Arbeit nur auf diese 3 MR -Effekte eingehen.

RAM – Bausteine basieren auf Speicherzellen, welche genau ein Bit (0 od. 1) speichern können. Solche Speicherzellen werden zu einer Speichermatrix zusammengefasst, wobei sich an jedem Kreuzungspunkt eine Zelle befindet. Die Adressierung erfolgt über einen Zeilendecoder und über einen Spaltenmultiplexer. Der wesentliche Unterschied zwischen SRAM, DRAM und MRAM besteht im Aufbau der Speicherzellen:

- SRAM: Speicherzellen bestehend aus 6 Transistoren, kurz 6T -Zelle.
Adressierung: 1 Leitung/Zeile, 2 Leitungen/Spalte
- DRAM: Speicherzellen bestehend aus 1 Transistor und 1 Kondensator, kurz 1T -Zelle. Die Information ist im Kondensator gespeichert, welcher sich rasch entlädt. Damit die Information nicht verloren geht sind regelmäßige Refresh -Zyklen, und somit zusätzlicher Schaltungsaufwand notwendig.
Adressierung: 1 Leitung/Zeile, 1 Leitung/Spalte.
- MRAM: Speicherzellen bestehend aus 1 Transistor und 1 MR -Effekt.
Adressierung: 1 Leitung/Zeile, 1 Leitung/Spalte.

Somit erreicht ein MRAM die niedrige Leistungsaufnahme, sowie Packungsdichte und Kostenvorteile von DRAM, benötigt aber keine Refresh -Zyklen, da beim MR -Effekt die Information in der Speicherzelle auch ohne Stromversorgung erhalten bleibt. Ein MRAM ist ein nicht flüchtiger Speicher (vgl. mit Flash - Speicher). Der Zugriff auf den Speicherinhalt erfolgt daher genau so einfach und schnell wie beim SRAM. Ein MRAM vereint alle Vorteile bisheriger Speicher -technologien und ist daher ein neuer Technologietreiber.

Vor allem die Anbieter von mobilen Kommunikationsprodukten benötigen leistungsfähige Speicher mit hohem Datendurchsatz sowie nichtflüchtige Speicher, in denen die Informationen nach dem Ausschalten erhalten bleiben. Die MRAM Technologie kann mit einem Bruchteil der bisherigen Leistungsaufnahme beide Funktionen kombinieren. Dies wird die Batteriebetriebsdauer verlängern, die Systemkomplexität reduzieren und die Produkte kostengünstiger machen.

Bei IBM und Infineon arbeiten an dem **MRAM-Projekt[1]** nach eigenen Angaben rund 80 Entwickler an vier IBM-Standorten in den USA. Bereits seit 1974 arbeiten IBM-Forscher an der Nutzung des TMR für Speicherelemente. Das Hauptproblem, das die Entwickler zu lösen versuchen, ist, die theoretisch mögliche hohe Integrationsdichte in der Praxis zu erreichen.

Auch andere Halbleiterfirmen arbeiten fieberhaft an MRAM-Chips, wozu sich verschiedene magnetische Effekte nutzen lassen. Der US-Hersteller **Honeywell[2]** hat bereits vor Jahren MRAM-Bausteine angeboten, die aber hauptsächlich in speziellen Raumfahrt-Anwendungen zum Einsatz kamen. Dafür eignen sich MRAM-Zellen aufgrund ihrer unempfindlichkeit gegenüber ionisierender Strahlung besonders gut. Die Honeywell-Chips setzten noch auf die AMR.

Wie IBM nutzt auch Motorola den magnetischen Tunnel-effekt. Die MRAM-Zellen der Motorola Labs besitzen je einen Transistor und eine MTJ. Das Unternehmen **NVE[3]** setzt bei seinen Forschungen auf GMR.

Diese Arbeit geht nun näher auf den Schaltungstechnischen Aufbau von **SRAM[4]**, **DRAM[4]** und **MRAM[1,2,3,5,8,9]** ein, um diese 3 Technologien miteinander zu vergleichen.

II. RAM – Speichertechnologien

RAM (**R**andom **A**ccess **M**emory) ist ein Speicher mit wahlfreiem Zugriff. Er bietet sowohl die Möglichkeit Daten zu Speichern, als auch die Möglichkeit sie später wieder auszulesen. Dabei verwendet das DRAM mit 1T – Speicherzellen das gleiche Prinzip der Adressierung wie das MRAM. Das SRAM mit 6T Speicherzellen hingegen benötigt 2 Leitungen pro Spalte. Zur Vereinfachung der Ansteuerung sollte eine möglichst quadratische Matrix von Speicherzellen verwendet werden.

Organisation der Speichermatrix (allgemein):

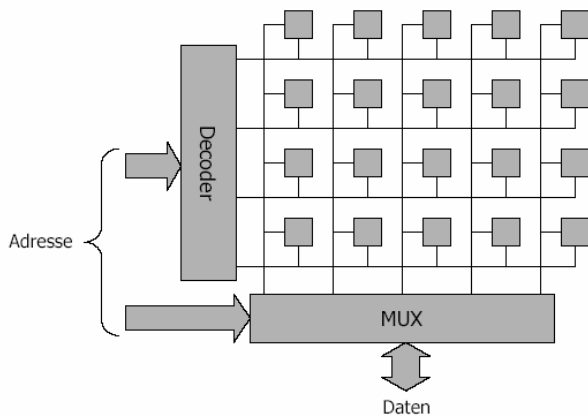


Abbildung 2: Blockschaltbild von DRAM und MRAM

SRAM (Static Ram):

Die Standard Speicherzelle des SRAM ist die 6T –Zelle. Sie besteht aus 6 CMOS –Transistoren: 2 rückgekoppelten In - vertern (2NMOS, 2PMOS) und 2 Schreib-Lese-Schaltern (2NMOS).

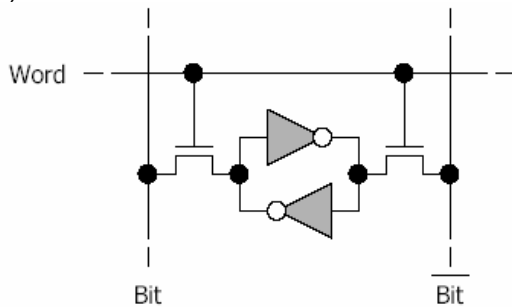


Abbildung 3: Die 6T – SRAM - Zelle

- Date gehen ohne Spannungsversorgung verloren ->flüchtig
- Horizontale **Word-Leitung** (row selekt) aktiviert die Schreib/Lese-Schalter, die **Bit-Leitungen** ('bitlines': Bit und !Bit) verlaufen vertikal.
- Die Bit -Leitungen werden für den coloumn select, sowie für das Schreiben –und Lesen der Daten verwendet.
- nur wenige Leitungen (word, bit, !bit, gnd, vdd)
- Zum **Schreiben** werden Bit und !Bit auf 1/0 oder 0/1 gehalten und Word aktiviert
- Beim **Lesen** darf die Zelle nicht umkippen, wenn sie an den Bit!/Bit Bus geschaltet wird. Die Bit-Leitungen werden daher z.B. auf VDD vorgeladen ('precharge').

Schreiben der 6T –Zelle:

1. Leitungen treiben (bit!/bit = 0/1 um 0 zu speichern).
2. Zeile selektieren (row select).

Lesen der 6T –Zelle:

1. Vorladen von bit und !bit auf Vdd
2. Zeile selektieren (row select)

3. Wenn 0 gespeichert: Speicherzelle treibt 0 auf bit Leitung.
4. Verstärker (sense amp) an den Spalten detektiert die Differenz zwischen bit und !bit.

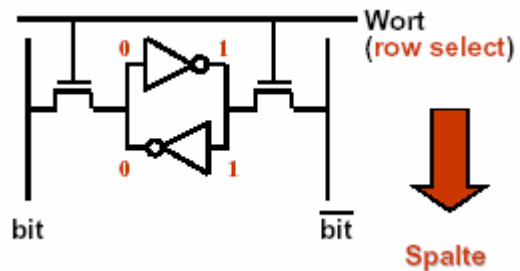


Abbildung 4: zeigt den Zustand der 6T Speicherzelle nachdem eine 0 geschrieben wurde.

Somit entspricht die 6T Speicherzelle einem D-Latch, mit etwas anderer Ansteuerung (vgl. mit D-Latch: transparent wenn EN=1, speichert wenn EN =0). Würde man die Speicherzelle mit einem echten D-Latch realisieren, wären das 12 Transistoren/Zelle (8T für das Latch und 4 für das Nand Gatter am EN-Eingang) und sicherlich mehr als 5 Letungen/Zelle.

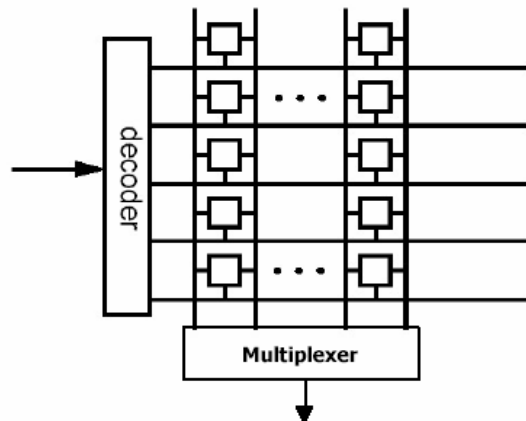


Abbildung 5: Blockschaltbild vom SRAM

An dieser Stelle sei erwähnt, dass es neben der 6T - Speicherzelle auch noch andere SRAM - Varianten gibt:

- Manchmal werden die PMOS Transistoren durch Widerstände ersetzt (4T + 2R Zelle). Der hohe R erfordert spezielle Terchnologien. Diese Zelle ist kleiner als die 6T - Zelle, hat leider einen hohen statischen Stromverbrauch.
- Multiported RAM verwendet die 6T –Zelle, aber mit 2 word und 2 bit!/bit Leitungen um echt unabhängige Schreib-Lese-Zugriffe zu realisieren.
- Content Adressable Memory (CAM): Jede Zelle enthält ein XOR, das den Speicherwert mit den Bitleitungen vergleicht. Die Implementierung des XOR ist einfach, da die Inversen beider Eingangs - signale vorliegen.

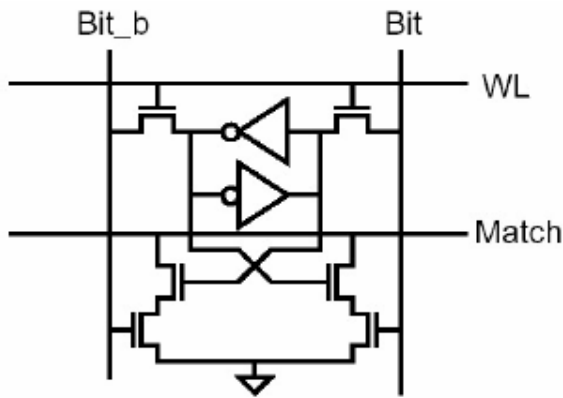


Abbildung 6: Die CAM-Speicherzelle

Die Zelle zieht die 'Match' – Leitung nach Masse, wenn die Werte ungleich sind. Der Vergleich kann mit vielen Bits gleichzeitig durchgeführt werden, die Match Leitung bildet dann das Wired-OR der Vergleichsergebnisse. Nur wenn ALLE Bits übereinstimmen bleibt Match auf 1.

DRAM (Dynamic Ram):

Neben der 4T -und der 3T -Speicherzelle ist beim DRAM die 1T -Variante am häufigsten verbreitet. Die 1T -Speicherzelle besteht aus einem NMOS –Transistor und einem Kondensator

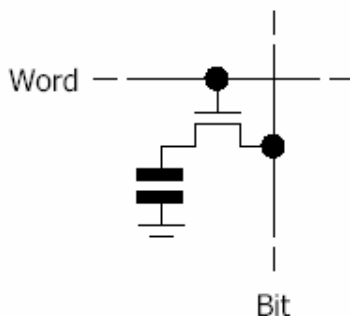


Abbildung 7: Die 1T DRAM -Zelle

- Nutzt **separate Kapazität** zur Speicherung
- Diese wird durch **spezielle Prozeßschritte** vergrößert.
- Benötigt nur 1 Transistor
- Eine Wort-Leitung, eine Bit-Leitung, Ground
- **Lesen schwierig:** Die kleine Ladung auf der Speicher – kapazität verteilt sich beim Schließen des Schalttransistors auf die gesamte Buskapazität. Die Spannungsänderung ist daher nur sehr klein (200mV):

$$DV = (V_{bit} - V_C) \times CS / (CS + C_{bus})$$
- Daher sind gute 'Leseverstärker' nötig.
 Z.B. Ladungsverstärker, die die Spannung des Busses konstant halten.

Die Bit-Leitung wird vor dem Lesen z.B. auf VDD/2 vorgeladen.

- **Lesen ist destruktiv.** Inhalt wird nach dem Lesen erneut geschrieben
- Dies ist sowieso regelmäßig zum **Refresh** (auffrischen der Daten, die ja durch die dynamische Speicherung nur einige ms lang erhaltenbleiben) notwendig
- Der Widerstand des Schalters wird verringert, indem die Wort-**Steuerspannung > VDD** gemacht wird. ('Ladungspumpe' auf dem Chip)

MRAM:

Magneto-resistive Effekte (MR –Effekte)

Das magnetische Verhalten von Festkörpern wird durch die Art und Stärke der Elementarmagnete und ihrer Wechselwirkung untereinander, d.h. durch kooperative Effekte geprägt. Bisher war es allerdings nichtmöglich, das elektrische Verhalten eines Festkörpers (z.B. seinen elektrischen Widerstand) mit von außen angelegten Magnetfeldern stark zu beeinflussen. Das heißt, der Magnetwiderstand bzw. die Magnetwiderstandseffekte waren sehr klein und für technische Anwendungen deshalb nur begrenzt nutzbar. Als Magnetwiderstandseffekt bezeichnet man im allgemeinen die Größe

$$\frac{(R(H) - R(0))}{R(0)} = \Delta R / R$$

R(H).....Widerstand in Abhängigkeit des Magnetfeldes

R(O).....Widerstand ohne Magnetisierung

$\Delta R / R$MR -Effekt

und man gibt diesen Effekt in Prozent an:

$$\Delta R / R [\%] = ((R(H) - R(0)) / R(0)) \times 100$$

Magnetwiderstandseffekte ändern den Widerstand von magnetischen bzw. nichtmagnetischen Metallen und können sowohl positiv als auch negativ sein, je nachdem ob der Widerstand im Magnetfeld zu oder abnimmt. In der neueren Literatur wird bei negativen Magnetwiderstandseffekten häufig eine Normierung auf R(H) gemacht. Falls R(H) viel kleiner als R(0) ist, erhält man dadurch sehr große Werte, was vielen Autoren als opportun erschien.

Nichtmagnetische Metalle zeigen üblicherweise eine Widerstandszunahme (positiver Magnetwiderstand), die quadratisch mit dem angelegten Magnetfeld skaliert. Dieser Effekt ist aber meist weit kleiner als 1% bei angelegten Feldern in der Größenordnung 1 Tesla.

Dünne Lagen (im Nanometerbereich) ferromagnetischer Metalle weisen einen MR – Effekt von 3 bis 100 % auf. Durch den MR –Effekt kann man nun den Widerstand dieser Lagen erheblich vergrößern und auch wieder verkleinern. Man hat somit die Möglichkeit zwei

unterschiedliche Zustände zu speichern. Der jeweilige gespeicherte Zustand wird einfach durch eine Widerstands - messung ermittelt. In der Praxis werden 2 ferromagnetische Lagen mit extrem dünnen Isolator oder nichtmagnetischem Leiter dazwischen als Speicherzellen verwendet.

AMR –Effekt:

Ist der bereits am längsten bekannte MR –Effekt und beruht auf anisotrope Streuung im Volumen ferromagnetischer Metalle. Hier nützt man aus, dass der elektrische Widerstand für elektrische Ströme parallel und senkrecht zur Magnet - isierungsrichtung unterschiedlich groß ist. Das Prinzip ist einfach: Eine Magnetfeldänderung erzeugt eine Änderung des elektrischen Widerstands in einem dünnen Film eines weich - und ferromagnetischen Übergangsmaterial, welches über eine einfache Elektronik ausgelesen wird. AMR wird vor allem bei Leseköpfen (seit 1990) in Computerfestplatten angewendet, aber auch bei MRAM –Chips für die Raumfahrt. In günstigen Fällen liegt die Effektgröße $\Delta R / R$ zwischen 3 – 4 % und ist daher zu klein für die Massenproduktion kosten - günstiger MRAM –Speicher.

TMR –Effekt ($\Delta R / R$ beträgt bis 50 %):

Nutzt den Effekt des spinabhängigen Tunneln. Das zentrale Element einer Speicherzelle ist hier die MTJ (magnetischer Tunnelkontakt), ein Sandwich aus 2 ferromagnetischen Schichten mit extrem dünnem Isolator dazwischen (<5nm). Durch das Sandwich kann Strom fließen, da Elektronen die dünne Isolationsschicht durch den quantenmechanischen Effekt überwinden. Außerdem wird zur Isolation ein NMOS Transistor benötigt.

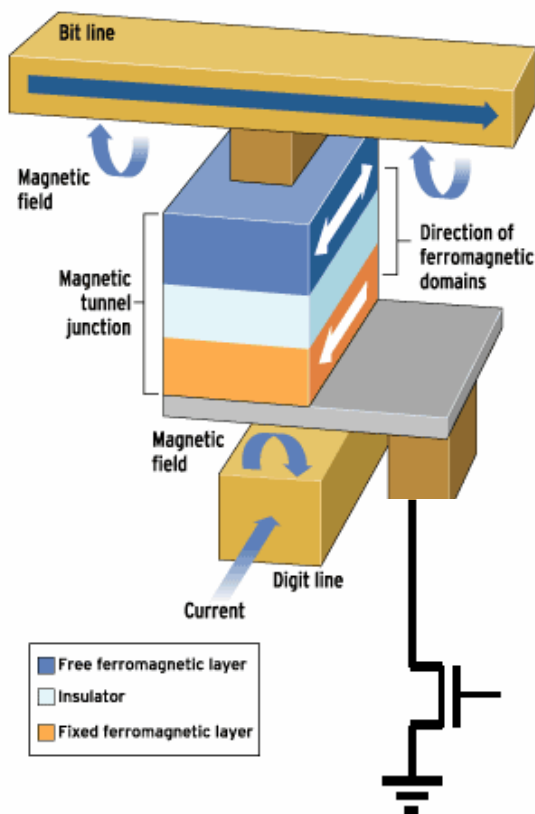


Abbildung 8: Die 1T + 1 MTJ Speicherzelle

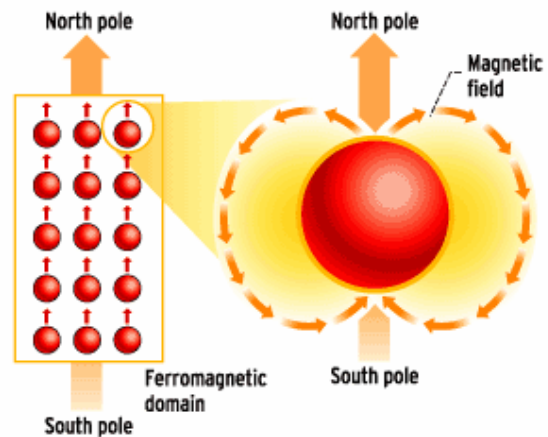


Abbildung 9: Spin der Elektronen

MTJ -Funktionsprinzip: Jedes Elektron im ferromagnetischen Material ist ein winziger Magnet (diese Eigenschaft wird "Spin of the Electron" genannt) mit einem Nord und einem Südpol. Für die untere Lage wird ein Hartmagnet verwendet, welcher eine fast unveränderliche Magnetisierung besitzt. Daher ist die Polarisation der untersten Lage des MTJ -Sandwich annähernd fest, während die oberste Lage (bestehend aus einem Weichmagnet) von einem Magnetfeld umgeschaltet werden kann. Abhängig davon ob eine 1 oder 0 geschrieben werden soll, richtet sich nun die obere Lage so aus, dass die 2 ferromagnetischen Lagen gleiche bzw. gegengleiche Polarisation besitzen. Beim Lesen wird der Widerstand zwischen den beiden magnetischen Lagen der Speicherzelle gemessen:

$R = \text{klein} \rightarrow \text{parallele Polarisation} \rightarrow \text{Inhalt} = 1$
 $R = \text{groß} \rightarrow \text{gegengleiche Polarisation} \rightarrow \text{Inhalt} = 0$

MTJ –Funktionsprinzip (technisch):

- Eine Digit-Line, eine Bit-Line, Ground
- Digit line wird für row select verwendet
- Bit Line ist für coloumn select, sowie zum Lesen und Schreiben der Speicherinhalte.
- Nach außen gleicht die Speicherzelle jener der 1T –DRAM-Zelle und kann daher auf gleiche Art und Weise adressiert werden.
- Das Schreiben erfolgt daher in 2 Schritten
 1. Zeile selektieren , durch Digit Line (wurde bisher als wordline bezeichnet)
 2. Daten an bitline anlegen
- Beim Lesen besteht ein Unterschied zur 1T –DRAM-Zelle.
 1. Zeile selektieren (Digit-Line wird auf VDD geschaltet).
 2. Das selektieren der Spalte schaltet Bit-Line an den Ausgang des Chips. Ein Stromschalter sorgt dafür, das, bei großen Strömen (Inhalt = 1) der Ausgang auf VDD geschaltet wird und bei kleinen Strömen (Inhalt = 0) auf Masse.

GMR –Effekt ($\Delta R / R = 6$ bis 100 %):

Die physikalische Grundlage dieses MR-Effekts ist das GMR –Sandwich, bestehend aus 2 magnetischen Schichten mit extrem dünnen ($<10\text{nm}$), nicht magnetischem Leiter dazwischen. Die Effektgröße beträgt $6 - 8$ %. Geht man von einem Sandwich zu einer Vielfachschicht über, kann man Rekordwerte von bis zu 100% für die Widerstandsänderung erreichen. Als Speicherzelle wird 1 Sandwich verwendet.

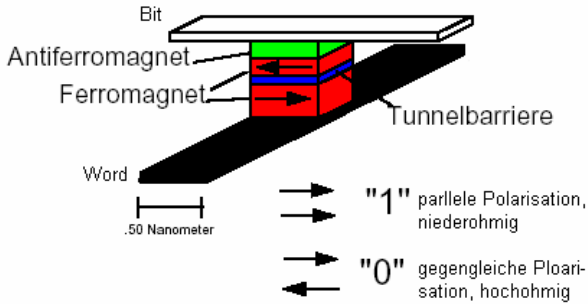


Abbildung 10 : Prinzip des GMR[8]

Nach außen besitzt eine Speicherzelle, welche den GMR verwendet genau die gleichen Eigenschaften wie die $1\text{T} + 1\text{MTJ}$ Speicherzelle. Die Adressierung, das Lesen und Schreiben der Speicherinhalte erfolgt daher analog zum TMR.

III. MARKTREIFE der MRAM – Technologie :

Für den Markterfolg dieser Technologie spielen die Wettbewerbe zwischen Unternehmen, Organisation der Managements und die Abhängigkeiten von anderen Technologien eine entscheidende Rolle.

DRAM und SRAM sind heute als Speicherbausteine in Computer und vielen anderen Anwendungen zu verwenden [12]. Die DRAM-Industrie ging in 2001 ihrem schwersten Jahr entgegen. Die weltweiten DRAM-Umsätze sollten von $31,5$ Milliarden US-Dollar in 2000 auf 14 Milliarden US-Dollar in 2001 sinken [20]. Die Umsatzrückgänge für die Speicher im darauffolgenden Jahr waren wie folgt: SRAM Rückgang von 33 Prozent, Flash Rückgang von 15 Prozent, EPROM und ROM Rückgang von 33 Prozent. Dataquest rechnete für 2003 mit einem bescheidenen Anstieg um 13 Prozent bei den Speicherumsätzen. Besonders beim DRAM-, SRAM- und Flash-Markt wurde ein Wachstum erwartet.

Die hier hinsichtlich erteilter Patente führenden Unternehmen IBM und Motorola haben bei den Konkurrenztechnologien keine marktbeherrschende Position. Motorola fand sich 1998 mit 8 Prozent Marktanteil bei SRAM auf Platz 5. IBM-Partner Infineon erreichte mit 7 Prozent bei DRAM die gleiche Position. Es ist daher seitens dieser Technologien mit einem harten Wettbewerb sowohl hinsichtlich der Preise als auch im Hinblick auf beschleunigte technische Weiterentwicklung zu rechnen. Die Marktgrößen zeigen, dass sich der Wettbewerb lohnt: 1999 wurden am Weltmarkt DRAM-Chips für 21 Milliarden Dollar umgesetzt, SRAMs für 4 Milliarden, Flash-Speicherchips für 3 Milliarden und EEPROMs für knapp 1 Milliarde Dollar.

Speicher Markt 2000-2003

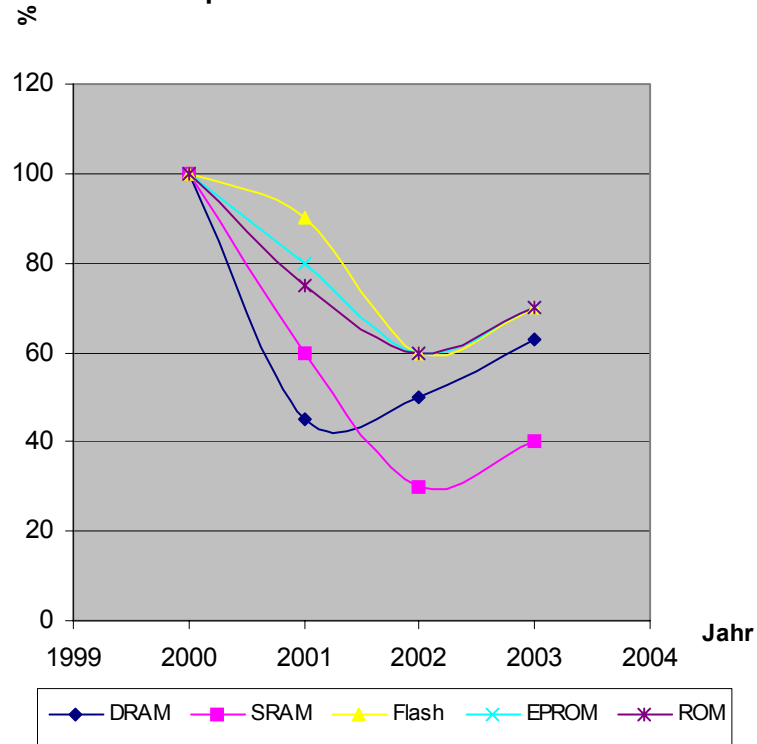


Abbildung 11 : Speichermarktdiagramm

In neuerer Zeit sind zum Beispiel in der DRAM Branche Micron und Texas Instruments, Hyundai und Semicon sowie NEC und Hitachi zusammengegangen. Für die Entwicklung des 1-Gigabit-Chips kooperieren Fujitsu mit Toshiba, Mitsubishi mit Matsushita und IBM mit Infineon /Siemens. Die Entwicklung des MRAM baut also auf einer Zusammenarbeit auf, die in anderen Feldern schon länger, mehr als 10 Jahre, existiert.

Dazu kommt, dass die Partner sich nicht nur die Kosten teilen, sondern sich auch in ihren Kompetenzen gut ergänzen. Infineon forscht gemeinsam mit Siemens ebenfalls aktiv an MRAM Technologien, bringt aber außerdem Erfahrung in der Produktion hochdichter Speicherbausteine zu niedrigen Kosten mit. Die gemeinsam mit Motorola entwickelten Prozesse zur Chip-Produktion mit 300-mm -Wafern stehen an der Spitze.

Wettbewerb bei MRAM :

Forscher der führenden Halbleiter-Hersteller haben inzwischen den Wettlauf aufgenommen. Wer einen Speicher, kostengünstig wie ein DRAM auf den Markt bringt, hat einen Milliardenmarkt vor sich. Kein Wunder, dass das Interesse der Industrie an der Forschung sehr hoch ist. Ein harter Wettbewerb, sobald die Marktreife erreicht wird, hat aber auch Vorteile: Je mehr Firmen an MRAM arbeiten, desto schneller wird sich die MRAM-Technologie insgesamt entwickeln. Damit steigen deren Marktchancen, was wiederum jeder der beteiligten Firmen zugute kommt.

Dafür haben sich die Technologieunternehmen Motorola, Philips und STMicroelectronics für die Forschung zu einer Allianz zusammengeschlossen. Bereits im Sommer 2002 stellte Motorola einen 1-Megabit-MRAM vor. 2004 soll die Massenproduktion beginnen. Und derzeit stellt Motorola das weltweit erste 4Mbit MRAM-Chip her [14].

Die Firmen IBM und Infineon haben einen schnellen 128-Kbit-MRAM-Core präsentiert. Sogar NEC und Toshiba arbeiten ebenfalls seit September 2002 gemeinsam an der Entwicklung der MRAM-Technologie. Insgesamt wollen beide Konzerne rund 80 Millionen Euro in die neue Speichertechnik investieren [23].

Marktvorteile der MRAM Technologie :

Die heute hauptsächlich verwendeten DRAM-Chips (Dynamic Random Access Memory) haben einen großen Nachteil: Sie müssen ständig durch Strom aufgefrischt werden. Millionen von kleinen Kondensatoren brauchen alle 60 Millisekunden einen Impuls.

Dieser so genannte Refresh -Vorgang kostet Zeit und bringt immer Risiko, dass bei einem Zusammenbruch der Versorgungsspannung alle aktuellen Inhalte weg sind. Wird der Strom abgestellt, gehen die Daten verloren. Damit die nötigen Betriebsprogramme von der Festplatte in den Arbeitsspeicher gelangen, muss der Computer jedes Mal hochgefahren werden. Ohne Strom ist der Speicher leer, er ist flüchtig.

MRAM nutzt magnetische statt elektronische Ladungselemente für die Speicherung der Datenbits. Bei MRAM-Speichern werden die Informationen "0" und "1" d, im Gegensatz zum DRAM, durch die Ausrichtung von Magnetpaaren dargestellt. Einer der Magneten ist entweder in die gleiche oder in die entgegengesetzte Richtung ausgerichtet. Nur zur Änderung der Information wird Strom benötigt, nicht aber um die Information zu halten[19].

Die Speichertypen Flash-Speicher, EEPROM und FRAM (ferroelectric RAM) speichern ihren Inhalt zwar ebenfalls im stromlosen Zustand Und SRAMs sind wesentlich teurer als DRAMs, und jede Speicherzelle benötigt viel Platz.

Flash-Speicher und EEPROM-Chips sind sehr langsam im Zugriff, benötigen ebenfalls mehr Platz als MRAMs und können nur bis zu einer Million Mal beschrieben werden, während die anderen Typen DRAM ,SRAM mehr als eine Billiarde Schreibzugriffe erlauben.

Langfristig könnten sogar die im Vergleich zu MRAM extrem langsamen Festplatten durch diese ersetzt werden, wenn die Produktionskosten niedrig genug sind.

	DRAM	SRAM	EEPROM
Zugriffszeit/ns	10-70	5-70	40-70
Datenerhaltung/Jahr	0	0	>10
Lesezyklen	>10 ¹⁵	>10 ¹⁵	>10 ¹⁵
Schreibzyklen	>10 ¹⁵	>10 ¹⁵	>10 ⁶
Schreibzeit	einige ns	wenige ns	1-10ms
Schreibspannung/V	<5	<1-5	<12-18
Eignung für niedrige Spannungen	begrenzt	gut	begrenzt
Skalierbarkeit	begrenzt	gut	begrenzt
	Flash	FRAM	MRAM
Zugriffszeit/ns			
Datenerhaltung/Jahr	40-85	40-70	40-70
Lesezyklen	>10	>10	>10
Schreibzyklen	>10 ¹⁵	>10 ¹⁵	>10 ¹⁵
Schreibzeit	>10 ⁶	>10 ¹⁵	>10 ¹⁵
Schreibspannung/V	1µs-1ms	100ns	einige ns
Eignung für niedrige Spannungen	10-18	Nur versorgungs- spannung	Schreibstrom
Skalierbarkeit	Begrenzt	begrenzt	gut
	begrenzt	begrenzt	Gut

Abbildung 12 : Vergleich von Speichertypen [18]

Alternativen Verwendungen :

Die Verwendung der MRAM wurde bisher diskutiert. Durch die Eigenschaften der Nichtflüchtigkeit, besteht die Möglichkeit, dass MRAM als neue Speichertechnologie zu etablieren.

Unternehmen wie Infineon, Philips, Motorola oder NEC wetteifern derzeit um eine mögliche Vormachtstellung im MRAM-Markt. Chip- Hersteller Infineon stellte kürzlich in Kooperation mit IBM den nach eigenen Angaben bisher kleinsten MRAM-Chip vor. Da die Chips besonders stromsparend sind, könnten vor allem mobile Geräte von der neuen Technologie profitieren: Laptops, Handys, Digitalkameras und Organizer. Auch viele Rechner in Büros würden über Nacht nicht abgeschaltet und verbrauchten immense Mengen an Strom. Möglicherweise könne sich gegenüber DRAM der Stromverbrauch von Computern um zehn Prozent reduzieren. MRAM ist sehr schnell, kostengünstig und erreicht die gleiche Packungsdichte wie DRAM.

Auch die amerikanische Regierung investiert seit 1996 über die Darpa (Defense Advanced Research Projects Agency) massiv in diesen Bereich. Dabei sind militärische Überlegungen allerdings nur Randaspekte.

Zukunft des MRAM

MRAM hat das Potenzial die universelle Speicher-Technologie der Zukunft zu werden. Noch müssen die Forscher für die Massenproduktion Hürden nehmen. So sei zum Beispiel die hauchdünne Isolierschicht zwischen den Magneten in der Produktion ein Problem, da sie nur eine Dicke von einzelnen Atomen hat. Anfang 2005 will Infineon MRAM – Chips für mobile Geräte zu Serienreife gebracht haben. Personal Computer werden dagegen noch etwas warten müssen, bis MRAM- die noch wesentlich preiswerten DRAM - Speicher verdrängen werden. Doch eines Tages könnte die Magnettechnik die langsamen Festplatten ganz ersetzen.

Die Zahl der in USA erteilten Patente für MRAM hat stark zugenommen. Wobei die weitaus meisten Anmeldungen von Motorola kamen. IBM hält die meistzitierten und wichtigsten MRAM - Patente und liegt in der Gesamtzahl erteilter Patente hinter Motorola auf Platz 2. Und IBM würde gefolgt von Nonvolatile Electronics und Honeywell. Dieses Bild würde sich vielleicht ändern, wenn sich die europäischen und asiatischen Firmen hinzugezählt würden.

Ausblick

Mein Thema ist über die neue MRAM-Technologie, welche sich im genauen mit der Marktreife befasst. Hier habe ich den Wettbewerb zwischen den konkurrierenden Firmen, über die Vorteile der MRAM-Speichertechnologien, über die Alternativen zur Verwendung dieser Speicher und schließlich der Ausblick auf die Zukunft hinsichtlich der Benutzung und Entwicklung ausgearbeitet.

Nach meiner Studie über diese Technologie finde ich die MRAM-Speicher im Grunde sehr empfehlenswert, weil keiner der Eigenschaften des MRAM in den vorhergehenden Speichertypen nicht aufweisbar waren.

IV. ERGEBNISS:

MRAM ist die Kurzform für Magnetic Random Access Memory, in Deutsch Hochintegrierter magnetischer Fest – körperspeicher genannt. MRAM-Speicher sind Bausteine, die nicht-flüchtig, schnell, stromsparend sind und hohe Integrationsdichte erreichen können. Jede der heute gebräuchlichen Technologien, ob DRAM, FLASH oder SRAM, kann nur eine oder zwei dieser Eigenschaften aufweisen, aber keine Technologie konnte bis jetzt alle vier Anforderungen erfüllen. Dagegen würden MRAM mit DRAM, EEPROM, FRAM, FLASH oder SRAM und sogar mit Festplatten konkurrieren.

Ein MRAM kann so realisiert werden, dass man als Speicherzellen eine Vielzahl von TMR –oder GMR –Sandwiches benutzt, die durch eine Magnetisierungsrichtung – parallel oder gegengleich – die binären Zustände 1 und 0 darstellen.

Gegenüberstellung : SRAM, DRAM, MRAM

SRAM:

- + schnell, kein Refresh nötig, robuster
- teuer, niedrige Speicherdichte, hoher Leistungsverbrauch, flüchtig

DRAM:

- + billiger als SRAM, hohe Speicherdichte, leistungsärmer
- komplizierter Zugriff, Refresh erforderlich, langsamer, störanfälliger, flüchtig

MRAM:

- + preisgünstig und leistungsarm wie DRAM, schnell wie SRAM annähernd gleich niedrige Packungsdichte wie DRAM, einfacher Zugriff, kein Refresh, nicht flüchtig
- theoretisch mögliche Packungsdichte ist zur Zeit nicht erreicht

	SRAM	DRAM	MRAM
Datenzugriffzeit	schnell	langsam	schnell
Refresh	nein	ja	nein
Speicherdichte	niedrig	hoch	niedrig
Kosten	hoch	niedrig	niedrig
Leistungsverbrauch	hoch	niedrig	niedrig
Flüchtig	ja	ja	nein
Datenzugriff	einfach	kompliziert	einfach

Abbildung 13 : Vergleich von SRAM, DRAM und MRAM

V. FAZIT

MRAM vereint die Vorteile von SRAM, DRAM und Flashspeichern. Zum Abschluß möchten wir erwähnen, dass die 3 Effekte AMR, TMR und GMR quantenmechanische Effekte sind, welche nur im nanometer und noch kleineren Bereichen auftreten. Je dünner die Trennlage des Sandwiches beim TMR und GMR desto größer der MR-Effekt. Diesbezügliche neue Erkenntnisse in der Forschung werden somit in Zukunft das Nutzungsgebiet dieser Technologie vergrößern und somit das Interesse der Wirtschaft noch mehr wecken.

Bis jetzt haben wir immer nur von den Vorteilen der MRAM - Technologie gesprochen. Was ist nun mit der Frage ob ein MRAM in einer Umgebung mit starken (elektro -) magnetischen Feldern wie zum Beispiel Zündspulen, Trafos, Generatoren oder Motoren einwandfrei funktioniert. Ist in diesem Fall der Speicherchip extra zu schirmen und wieviel kostet dieser Mehraufwand? Herstellerfirmen veraten natürlich nichts zu diesem Thema und um ehrlich zu sein, wir sind auch nicht fündig geworden. Deshalb möchten wir diese Frage zur Discussion offen lassen.

REFERENZEN und LITERATUR:

- [1] Stuart Parkin, March 1999
<http://www.almaden.ibm.com/st/magnetism/ms/mtj-ram/>
- [2] Ronald Burton, December 2002
<http://www.honeywell.com/>
- [3] James M. Daughton, MRAM - Technical Papers, February 2001, <http://www.nve.com/>
- [8] Based upon C.H.Smith, R.W.Schneider, "The Growing Role of Solid-State Magnetic Sensing" Helmers-Peterborough, 1997, Seite 139-149
<http://nve.com/technical/GMR/physik.php/>
- [4] Betty Price, High Performance Memories, John Wiley & Sons LTD., 1999, Seite 7 – 65
- [5] Prof. Dr. Rudolf Cross und Dr. Achim Marx, Scriptum zu Grundlagen der Magnetoelektronik, Walter-Messner-Institut, 2000
- [6] Ricardo C.Sousa and Paulo P. Freitas, Dynamic Switching of Tunnel Junction MRAM Cell with Nanosecond Field Pulses, IEEE, September 2000
- [7] Paulo P. Freitas, Susana Cardoso, Ricardo Sousa, Wanjun Ku, Ricardo Ferreir, Virginia Chu, and Joao P, Conde ; Spin Dependet Tunnel Junctions for Memory and Read-Head Applications, IEEE , September 2000
- [9] S. Tehrani, J. M. Slaughter, E. Chen, M. Durlam, J. Shi, and M. De Herrera, Progress and outlook for MRAM technology, IEEE, 1999
- [10] N. N. Baibich, J. M. Broto, A. Fert, F. Hguyen Van Dau, F. Petroff, P. Etienne, G. Creuzet, A. Friedrich, J. Chazelas; Giant Magnetoresistance in (001)Fe/(001)Cr Magnetic Superlattices, Phys. Rev. Lett. **61**, 2472 , 1988
- [11] R. v. Helmolt, J. Wecker, B. Holzapfel, L. Schultz, K. Samwer, Giant negative Magnetoresistance in perovskite like La_{2/3}Ba_{1/3}MnO₃ ferromagnetic Thin Films, Phys. Rev. Lett. 71, 1993
- [12] Andrew Norwood, *Wachstum bei Speicher-IC* , (July 7, 2003),
<http://www.eetimes.de/semi/news/OEG20030707S0007>
- [13] Steffen Gappisch, *TCAD-based development of a flash-EPRM technology* (1996)
- [14] CHANDLER, Arizona,. Oktober 2003,
http://www.motorola.com/mediacenter/press/releases/Oct/MotPR_3456_2866.rtf
- [15] East Fishkill, 7. Dezember 2000
http://www.infineon.com/news/press/012_020d.htm
- [16] Kyoto, Japan, 10. Juni 2003 http://www-5.ibm.com/de/pressroom/presseinfos/2003/030611_1.html
- [17] RAINER SCHARF, Frankfurter Allgemeine Zeitung, 10.04.2002 <http://www.neue-materialien.de/news/02-04/newsdt3.htm>
- [18] Alfred Vollmer
<http://dbindustrie.work.svhfi.de/Al/resources/352e9eef431.pdf>
- [19] Joachim Henkel April 2000 <http://www.innotec.de/forschung/projekte/mram.htm>
- [20] Barney 21.06.2001
<http://www.golem.de/0106/14471.html>
- [21] Prof. Dr. Axel Sikora 2. 12. 2003
http://www.elektroniknet.de/topics/bauelemente/fachthemen/2002/02023/index_c.htm
- [22] Stefan Maier 08.10.2003
<http://www.wissenschaft.de/wissen/news/229351>
- [23] Dietmar Mueller, 16. September 2002
<http://www.zdnet.de/news/hardware/0,39023109,2122305,00.htm>